

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
4. August 2005 (04.08.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2005/071757 A2**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 29/861**,  
21/329, 29/739, 29/868, 29/74, 29/78, 21/336

(21) Internationales Aktenzeichen: PCT/DE2005/000093

(22) Internationales Anmeldedatum:  
24. Januar 2005 (24.01.2005)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
10 2004 004 045.1 27. Januar 2004 (27.01.2004) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-  
Martin-Str. 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): SCHULZE,  
Hans-Joachim [DE/DE]; Ottostr. 60 f, 85521 Otto-  
brunn (DE). LUTZ, Josef [DE/DE]; Wartburgstr. 16 b,  
09126 Chemnitz (DE).

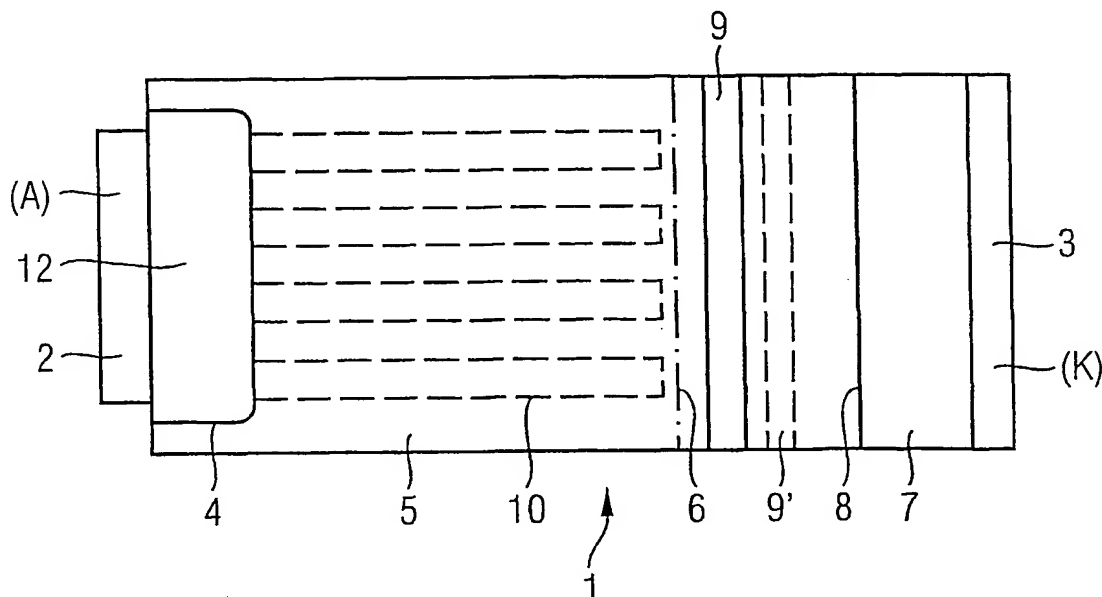
(74) Anwalt: KOTTMANN, Dieter; Müller Hoffmann & Part-  
ner, Innere Wiener Str. 17, 81667 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,  
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,  
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,  
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,  
KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD,  
MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG,  
PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,  
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM,  
ZW.

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR COMPONENT COMPRISING A TEMPORARY FIELD STOPPING AREA, AND METHOD  
FOR THE PRODUCTION THEREOF

(54) Bezeichnung: HALBLEITERBAUELEMENT MIT TEMPORÄREM FELDSTOPPBEREICH UND VERFAHREN ZU DES-  
SEN HERSTELLUNG



(57) Abstract: The invention relates to a semiconductor component comprising a temporarily buried temporarily n-doped area (9) which is effective only during switching off from the conducting into the blocking state of the semiconductor while preventing the tail current from chopping, thus improving smoothness of the switching-off process. Said temporarily active area is created by implanting K centers (Z).

[Fortsetzung auf der nächsten Seite]

WO 2005/071757 A2



(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

---

(57) **Zusammenfassung:** Die Erfindung betrifft ein Halbleiterbauelement mit einem temporär vergrabenen temporär n-dotierten Bereich (9), der nur beim Abschalten vom leitenden in den sperrenden Zustand des Halbleiterbauelementes wirksam ist und ein Abreißen des Tailstromes verhindert, um so die Weichheit des Abschaltens zu verbessern. Dieser temporär wirksame Bereich wird durch Implantation von K-Zentren (Z) geschaffen.